

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-082541

(43)Date of publication of application : 28.03.1989

(51)Int.Cl.

H01L 21/66

G01R 31/26

(21)Application number : 62-238726

(71)Applicant : HITACHI LTD

(22)Date of filing : 25.09.1987

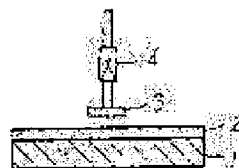
(72)Inventor : NISHIMATSU SHIGERU  
MIZUTANI TATSUMI  
TSUJII KANJI  
HARUTA AKIRA  
MUNAKATA TADASUKE  
HOSOKI SHIGEYUKI

## (54) METHOD AND DEVICE FOR MEASURING SEMICONDUCTOR SURFACE

### (57)Abstract:

**PURPOSE:** To obtain charge distribution in an insulating film on a semiconductor surface without step-etching by forming an electrode capable of varying an air gap with the semiconductor surface.

**CONSTITUTION:** An silicon oxide film 2 is formed onto silicon 1, the wafer is installed onto a sample base, and an air gap in an electrode 3 is brought to  $0.5\mu\text{m}$  or less by a movable mechanism 4. A distance from a semiconductor surface can be acquired by measuring capacitance in the air-gap electrode, there are charges in a delta-function manner on the interface with a semiconductor and an outermost surface in an electric field in  $\text{SiO}_2$ , and each charge can be obtained by altering the gap of the air-gap electrode and conducting C-V measurement at three points when the uniform distribution of charges in the film is assumed.



## ⑫ 公開特許公報(A)

昭64-82541

⑤ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

④ 公開 昭和64年(1989)3月28日

H 01 L 21/66

L-6851-5F

G 01 R 31/26

Z-7359-2G

審査請求 未請求 発明の数 2 (全6頁)

⑬ 発明の名称 半導体表面計測方法およびその装置

⑭ 特 願 昭62-238726

⑮ 出 願 昭62(1987)9月25日

⑯ 発 明 者 西 松 茂 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑯ 発 明 者 水 谷 巽 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑯ 発 明 者 辻 井 完 次 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑯ 発 明 者 春 田 亮 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑰ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑱ 代 理 人 弁理士 小川 勝男 外1名

最終頁に続く

## 明 細 書

## 1. 発明の名称

半導体表面計測方法およびその装置

## 2. 特許請求の範囲

1. 半導体表面から0.5ミクロン( $\mu\text{m}$ )以内のギャップをもつて、対向面が平坦な電極を近づけて半導体表面の電気的特性を測定すること

を特徴とする半導体表面の計測方法。

2. 半導体基板と電極との間隔を変えることにより、半導体表面の絶縁膜中の電荷の膜厚方向分布を求めることを可能としたことを特徴とする特許請求の範囲第1項記載の半導体表面の計測方法。

3. 半導体と電極との平行度をとるため、平行度を検出する手段を持ったことを特徴とする特許請求の範囲第1項記載の半導体表面の計測方法。

4. 電極が低比抵抗の半導体からなることを特徴とする特許請求の範囲第1項記載の半導体表面の計測方法。

5. 電極が透明であることを特徴とする特許請求

の範囲第1項記載の半導体表面の計測方法。

6. 電極を半導体表面に対して垂直方向に振動させることを特徴とする特許請求の範囲第1項記載の半導体表面の計測方法。

7. 半導体表面から0.5 $\mu\text{m}$ 以内のギャップを可変とした対向面が平坦な電極を設けたことを特徴とする半導体表面の計測装置。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は半導体表面計測に係り、特に半導体と絶縁物界面の界面単位密度や、絶縁膜中の電荷およびその分布等を測定するに好適な計測方法および装置に関する。

〔従来の技術〕

従来の半導体表面測定法として代表的なものに容量-電圧(C-V)特性を求める方法がある。C-V測定には高周波(1MHz)法、低周波法、ケイサイスタティック(quasi-static)法等がある。これは通常は第2図に示したように、半導体基板1の上に絶縁物2を形成し、その上に蒸着や

化学気相成長(CVD)法で金属や多結晶シリコン等の電極3を形成し、いわゆる金属-酸化物-半導体のMOS構造としてC-V特性を求めた。また簡便な方法として、第3図に示したように絶縁物上に水銀やインジウム・ガリウム合金を乗せてMOS構成としていた。

また表面光起電圧測定は、ジャパニーズ・アプライド・フィジックス、23(1984年)第1451頁から第1461頁(Japanese Journal of Applied Physics, 23(1984) PP1451-1461)に示される。これを第4図に示す。すなわち、透明電極3と半導体の間にマイラーなどの透明絶縁物6を入れて、光8を照射して行っていた。

〔発明が解決しようとする問題点〕

上記従来技術のC-V測定法では、電極が絶縁物と接触する場合には、絶縁物の表面近くの情報、すなわち電荷分布を得ることが難しかった。絶縁膜を少しずつ化学エッチ法等で除去してC-V測定を行うことを繰り返して表面近くの情報を得ていた。逆に第4図のような形では、薄いスペーサ

ヤツプは $0.5\mu\text{m}$ 以下にすることが望ましいことになる。

〔作用〕

エアギャップ電極では、容量を測定することで半導体表面からの距離を求めることができる。多くの $\text{SiO}_2$ 中の境界は半導体(Si)との界面と最表面に多く、膜中には少なくほぼ均一に分布する。従って、界面と最表面にデルタ関数的に電荷があり、膜中には均一分布と仮定すると、エアギャップ電極のギャップを変えて3点でC-V測定することによりそれぞれの電荷を求めることができる。また適当に電荷が分布している場合でもギャップを変えて多くのC-V測定を行い、コンピュータによるデータ解析で、非破壊で膜中の電荷分布を求める(推測)することができる。

ケイサイスタテツク(quasi-static)法でC-V特性を求める場合等で絶縁膜にリークがあると正確な測定ができないが、本法では必ずギャップがあるから、トンネル電流や放電が起らない限り、非常に薄い絶縁物の場合でもC-V測定を

行は得られず、せいぜい数 $10\mu\text{m}$ の厚さのもので、後述するようにシリコン酸化膜の厚さに換算して $2\mu\text{m}$ 以下にならないと、正確な表面計測はできない。

また半導体表面の絶縁膜が非常に薄い場合には、電極を付けるとリーク電流が流れて、C-V特性が正確に測定できないなどの問題があった。

本発明の目的はこれらの問題点を解決することにある。

〔問題点を解決するための手段〕

上記問題点は、半導体表面とのエアギャップ可変の電極を設けることにより解決される。すなわち絶縁物と空気のコンデンサーを直列にした形で計測を行うことになる。空気の代りに乾燥した窒素等の不活性ガス中あるいは真空であつても良い。

半導体のドーピング量にもよるが、通常MOS構造では $\text{SiO}_2$ 膜厚が $1\mu\text{m}$ 以下でC-V測定が行われる。 $2\mu\text{m}$ 以上になると電圧に対して容量がほとんど変化しないためである。従つて比誘電率( $\text{SiO}_2$ で3.9)を考慮すると、エアギ

行うことができる。

通常の交流表面光電圧測定では、半導体表面が反転していないと測定できない。従つてSiウエハ評価はN形Siしかできなかった。これに対して本ギャップ電極を用いると、透明電極に直流バイアスを印加することによりP形Si表面を反転することができ、N形半導体でも評価できるようになる。

〔実施例〕

以下、本発明を実施例により説明する。

〔実施例1〕

第1図に示したように、シリコン1上にシリコン酸化膜2を厚さ $100\text{nm}$ 形成し、このウエハを試料台上に設置し、電極3を可動機構4によりシリコン酸化膜表面から約 $100\text{nm}$ の膜離と約 $150\text{nm}$ の距離に近づけてC-V特性を測定することができた。この場合の電極可動機構4はマイクロメータによる粗動調整部と圧電アクチュエータによる微動調整の組合せで行った。

通常の第3図に示した水銀ブローブでは第5図

(イ) の構成で、図下に示した正電荷分布を仮定すると、半導体表面に誘起される電荷  $Q$  は、

$$Q = \frac{e}{t_0} \int_0^{t_0} (t_0 - x) \rho(x) dx \quad \dots (1)$$

で示される。ここで  $e$  は電子電荷、 $t_0$  は絶縁膜の厚さ、 $\rho(x)$  は絶縁膜中の電荷分布である。

(1) 式は膜内電荷が  $q_0$  で一定なら次式となる。

$$Q = Qi + q_0 \frac{t_0}{2} \quad \dots (2)$$

これに対して上述のエアギャップ電極の場合には、第5図(ロ)のようになり、

$$\begin{aligned} Q &= Qi + \frac{q_0}{t_0 + \epsilon t_1} \int_0^{t_0} (t_0 + \epsilon t_1 - x) dx + Qs \frac{\epsilon t_1}{t_0 + \epsilon t_1} \\ &= Qi + q_0 t_0 \frac{t_0 + 2\epsilon t_1}{2(t_0 + \epsilon t_1)} + Qs \frac{\epsilon t_1}{t_0 + \epsilon t_1} \quad \dots (3) \end{aligned}$$

となる。ここで  $\epsilon$  は絶縁物の比誘電率である。ここで  $t_1$  を変えて  $t_2$  にすれば未知数  $Qi$ 、 $q_0$ 、 $Qs$  を求めることができる。このような正電荷分布は、 $SiO_2$  付  $Si$  をプラズマ照射した場合等には非常に良く当てはまる。即ち、 $SiO_2$  をス

テツプエツチして求めた正電荷分布はまさに第5図(イ)のようになっている場合が多い。

第5図(イ)の正電荷分布でない場合でも、 $t_1$  を変えて多くの  $C-V$  特性から、誘起電荷量を測定して、コンピュータ処理等により電荷分布を推定することが可能である。

#### [実施例2]

本発明実施に於いて重要な点はエアギャップ電極を試料の半導体と平行度を保つことである。第6図に示したように、主電極3に対してその両側に副電極10と10'を設け、それぞれの容量のバランス具合をフィードバックし、試料台9の傾きを調整する可動機構4'を動かして平行度補正をすることにより平行度を保つことができた。実際には副電極は第7図に示したように4つの副電極10、10'、10''、10'''を用い、可動機構も2つ用いた。副電極は3つ以上あれば平行度補正が可能である。

なお、この他コンパクトディスクプレーヤーで用いられているスプリット光ビームを用いて平行

度を検出する等、光応用による平行度検出も考えられる。

#### [実施例3]

上記実施例では、電極として金の蒸着膜を使用した。蒸着膜の表面は、凹凸がはげしいことがあり、平面電極といえない場合もある。そこで、硫酸( $H_2SO_4$ )を大量ドープした鏡面研磨した  $Si$  ウエハを加工して電極とした所、良好な測定結果を得ることができた。

#### [実施例4]

シリコンウエハは通常20Å程度の自然酸化膜が表面に形成されている。これに電極を付けて  $C-V$  特性を測定しようとしてもリーク電流が大きいため實際上測定不可能である。第1図に示した構成でエアギャップ電極を用いたところ約500Å(50nm)で  $C-V$  特性を得ることができた。すなわち  $Si$  の表面処理等の効果も本発明を用いて評価することが可能と言える。10Ω- $\square$  の  $N$  型  $Si$  ではエアギャップ0.5μm以下で  $C-V$  測定可能で、0.1μm以下で良好な  $C-V$

特性が得られた。

#### [実施例5]

第8図に示したように、透明電極3"にバイアス電圧を印加することにより、半導体( $Si$ )1の表面ポテンシャルを制御することができ、任意の表面ポテンシャルで光8を照射することにより表面光誘起電圧を測定することが可能であることを確認した。これは表面電荷や界面単位、さらにはバルク  $Si$  のライフタイム等を分離して求めることを容易ならしめる効果がある。

また通常の  $Si$  ウエハはアンモニカルパーオキサイド( $NH_4OH$  と  $H_2O_2$ ) 処理を行っているため、表面が  $P$  型化している。このため  $N$  型  $Si$  のライフタイム測定は従来の第4図で容易に行えたが、 $P$  型  $Si$  でも困難であった。これに対し第8図では  $Si$  表面を透明電極に正電圧を印加することにより表面を  $N$  型化できライフタイム測定も可能とすることができた。

#### [実施例6]

LSIの  $Si$  ウエハは表側から基板  $Si$  を観察

しようとしても通常は配線やゲート電極等によつて妨げられて困難であつた。これに対し、第9図に示すようにSiウエハの裏側に穴を明けて、Siを厚さ20 $\mu\text{m}$ 程度とすることで交流表面光誘起電圧を観測することにより、約1 $\mu\text{m}$ の分解能でSiを評価することが可能となつた。

#### 〔実施例7〕

実施例4は大気中で測定を行つた。しかし大気中の湿気等により安定な（再現性の良い）測定が困難な場合があつた。測定系に乾燥窒素を流すことによりかなりこの問題が改善されることを確認した。測定系全体を真空中に設置するとさらに安定した測定ができることも確認した。

#### 〔実施例8〕

第1図に於いて可動機構の一つである積層型圧電アクチュエーターに交流電圧を印加することによつてギャップ電極を数100KHzで振動させることができる。これにより試料表面の電位を測定することができた。

#### 〔実施例9〕

また本発明によれば、表面光誘起電圧を用いた走査光子顕微鏡すなわちSPM (Surface Photon Microscope, (棟方忠輔, 応用物理, 第53巻, 第3号 (1984年) PP176) に於いて、誘明電極に直流バイアスを印加することにより多くの情報すなわち界面準位やライフタイムを容易に求めることができる。またSiウエハの受入検査に於いても、N型、P型両方の評価が可能となり応用範囲が広がる。またLSIの不良解析等に於いても、裏側からSiをエッチングした数10 $\mu\text{m}$ から数 $\mu\text{m}$ のSiを残した構造で1 $\mu\text{m}$ 前後の分解能で、SiおよびSi表面の情報が得られるようになる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例を示す断面図であり、第2図～第4図は従来の半導体表面計測法を示す図である。第5図は本発明の一実施例の効果を示すための図で、従来法（イ）と本発明（ロ）の場合の電荷分布を示している。第6図～第9図は本発明の一実施例を示す図である。

今までの実施例ではすべてギャップは空気あるいは窒素あるいは真空であつたが、ギャップを液体で埋めることも可能である。シリコンオイルの( $\text{C}_2\text{H}_5\text{OSi}$ )<sub>4</sub>を用いたところ、4 $\mu\text{m}$ 程度のギャップでもC-V測定が可能である。

これはシリコンオイルの比誘電率が2.4であるためである。より比誘電率の大きな液体を用いねばギャップを大きくとれるが、後で洗浄・乾燥しなければならない場合が多いので、有効でない場合もありうる。

以上の実施例では半導体としてSiを用いたが、GaAs等のIII-V族やII-VI族等の化合物半導体についても本発明が有効である。

#### （発明の効果）

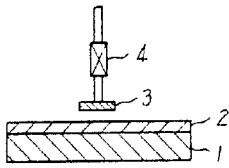
本発明によれば、ステップエッチすることなく半導体表面の絶縁膜中の電荷分布を求めることが可能という効果がある。またリーク性の絶縁膜や極めて薄い絶縁性膜が表面にある半導体の表面計測すなわち界面準位や表面電荷を求めることができる。

1…半導体基板、2…絶縁膜、3…電極、4…可動機構、5…電極接続棒、6…透明スペーサー、7…ガラス板、8…光線、9…試料台、10…副（補助）電極、11…デバイス・配線層。

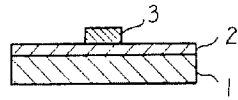
代理人 弁理士 小川勝男



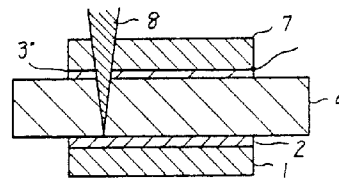
第 1 図



第 2 図

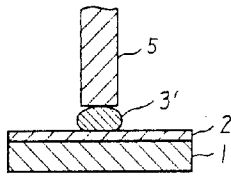


第 4 図



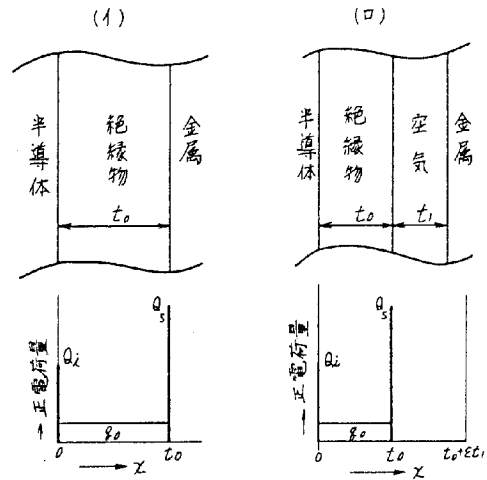
3' 透明電極  
6 透明スペーサ  
7 ガラス板  
8 光線

第 3 図

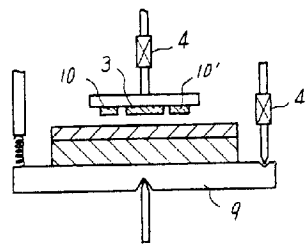


1 半導体基板  
2 絶縁膜  
3 電極  
3' 水銀電極  
4 可動機構

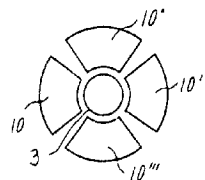
第 5 図



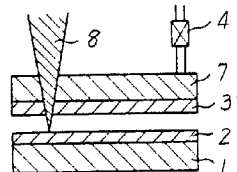
第 6 図



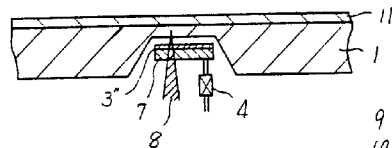
第 7 図



第 8 図



第 9 図



9 試料台  
10 副電極  
11 端子配線

第1頁の続き

⑦発明者	棟方	忠輔	東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内
⑧発明者	細木	茂行	東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内